

EPUS-3432

日本国特許庁
JAPAN PATENT OFFICE

JCS03 U.S. PRO
09/987409
11/14/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2000年12月26日

出願番号
Application Number:

特願2000-395111

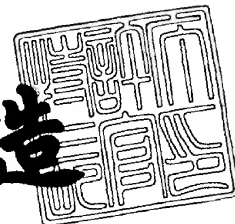
出願人
Applicant(s):

セイコーエプソン株式会社

2001年 9月10日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3083387

【書類名】 特許願

【整理番号】 EP-0282301

【提出日】 平成12年12月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/00

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 桜井 和徳

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100090479

【弁理士】

【氏名又は名称】 井上 一

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090387

【弁理士】

【氏名又は名称】 布施 行夫

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその製造方法、回路基板並びに電子機器

【特許請求の範囲】

【請求項 1】 配線がベース基板に形成されてなる配線基板に、半導体チップを搭載する工程を含む半導体装置の製造方法であって、

前記ベース基板を溶かしながら前記半導体チップに設けられた bumps を押し込んで、前記 bumps を前記配線に電氣的に接続する半導体装置の製造方法。

【請求項 2】 請求項 1 記載の半導体装置の製造方法において、

前記配線は、前記 bumps との電氣的な接続部を有し、

前記電氣的に接続する工程で、前記ベース基板を溶かしてその材料で前記 bumps と前記接続部とを封止する半導体装置の製造方法。

【請求項 3】 請求項 1 又は請求項 2 に記載の半導体装置の製造方法において、

前記電氣的に接続する工程で、前記ベース基板を溶かしてその材料を前記半導体チップの面に密着させる半導体装置の製造方法。

【請求項 4】 請求項 1 から請求項 3 に記載の半導体装置の製造方法において、

前記電氣的に接続する工程で、熱によって前記ベース基板を溶かす半導体装置の製造方法。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の半導体装置の製造方法において、

前記ベース基板として熱可塑性樹脂を使用する半導体装置の製造方法。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の半導体装置の製造方法において、

前記電氣的に接続する工程で、治具で前記半導体チップを保持し、前記治具を加熱させて前記半導体チップの少なくとも前記 bumps を加熱し、前記治具を前記ベース基板に向かって押圧することによって、前記 bumps を前記ベース基板に入り込ませる半導体装置の製造方法。

【請求項 7】 請求項 1 から請求項 6 のいずれかに記載の半導体装置の製造方法において、

他の半導体チップを前記配線基板に搭載する工程をさらに含む半導体装置の製造方法。

【請求項 8】 請求項 1 から請求項 7 のいずれかに記載の製造方法によって製造されてなる半導体装置。

【請求項 9】 電極を有し、前記電極にバンプが形成されてなる半導体チップと、

前記半導体チップが搭載され、前記バンプとの電氣的な接続部を有する配線がベース基板に形成されてなる配線基板と、

を含み、

前記バンプは、前記ベース基板に入り込んで前記配線に電氣的に接続され、前記バンプと前記接続部とは、前記ベース基板で封止されてなる半導体装置。

【請求項 10】 請求項 9 記載の半導体装置において、前記半導体チップの面に、前記ベース基板が密着してなる半導体装置。

【請求項 11】 請求項 9 又は請求項 10 に記載の半導体装置において、前記ベース基板は、熱可塑性樹脂である半導体装置。

【請求項 12】 請求項 9 から請求項 11 のいずれかに記載の半導体装置において、

前記配線基板に搭載された他の半導体チップをさらに含む半導体装置。

【請求項 13】 請求項 8 から請求項 12 のいずれかに記載の半導体装置が搭載された回路基板。

【請求項 14】 請求項 8 から請求項 12 のいずれかに記載の半導体装置を有する電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0002】

【発明の背景】

C S P (Chip Scale/Size Package) 型の半導体装置の 1 つの形態として、半導体チップを基板にフェースダウン実装（フリップチップ接続）した構造が知られている。

【0 0 0 3】

この場合に、半導体チップと基板との間には、アンダーフィル材として樹脂を設けることが多い。樹脂は、実装後の半導体チップと基板との間に注入したり、実装前に予め基板に塗布して設ける。しかし、樹脂を設ける工程は、それだけで 1 つの工程を費やすので半導体装置の製造工程が多くなってしまう。

【0 0 0 4】

また、近年のマルチチップモジュールの開発に伴い、配線基板の両面に半導体チップを実装する形態が開発されている。しかし、そのためには基板の両面に配線を形成する必要がある、さらに両面の配線を電氣的に導通させるためのビアホールが必要であるため、コストアップや製造工程の面で劣っていた。

【0 0 0 5】

本発明はこの問題点を解決するためのものであり、その目的は、少ない工程で半導体チップを実装できる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【0 0 0 6】

【課題を解決するための手段】

(1) 本発明に係る半導体装置の製造方法は、配線がベース基板に形成される配線基板に、半導体チップを搭載する工程を含む半導体装置の製造方法であって、

前記ベース基板を溶かしながら前記半導体チップに設けられたバンプを押し込んで、前記バンプを前記配線に電氣的に接続する。

【0 0 0 7】

本発明によれば、ベース基板を溶かしながら半導体チップの設けられたバンプを押し込んで、バンプを配線に電氣的に接続する。これによって、例えばベース基板の一方の面に形成された配線を有する配線基板で、簡単に両面に半導体チッ

プを搭載することができる。そして、例えば、溶かしたベース基板の材料でバン
プなどを封止することもできるので、少ない工程で信頼性の高い半導体装置を製
造できる。

【 0 0 0 8 】

(2) この半導体装置の製造方法において、
前記配線は、前記バンパとの電氣的な接続部を有し、
前記電氣的に接続する工程で、前記ベース基板を溶かしてその材料で前記バン
プと前記接続部とを封止してもよい。

【 0 0 0 9 】

これによれば、バンパを配線の接続部に電氣的に接続し、それらを封止するこ
とを1つの工程で行うことができる。

【 0 0 1 0 】

(3) この半導体装置の製造方法において、
前記電氣的に接続する工程で、前記ベース基板を溶かしてその材料を前記半導
体チップの面に密着させてもよい。

【 0 0 1 1 】

これによれば、半導体チップの面に、溶かしたベース基板の材料を密着させる
ので、ベース基板によって半導体チップに加わる応力を吸収することができる。

【 0 0 1 2 】

(4) この半導体装置の製造方法において、
前記電氣的に接続する工程で、熱によって前記ベース基板を溶かしてもよい。

【 0 0 1 3 】

これによれば、例えばバンパを配線に電氣的に接続するための熱で、ベース基
板を溶かすことができるので、簡単にベース基板を溶かすことができる。

【 0 0 1 4 】

(5) この半導体装置の製造方法において、
前記ベース基板として熱可塑性樹脂を使用してもよい。

【 0 0 1 5 】

これによれば、熱によって再度加工することが容易である。

【 0 0 1 6 】

(6) この半導体装置の製造方法において、

前記電氣的に接続する工程で、治具で前記半導体チップを保持し、前記治具を加熱させて前記半導体チップの少なくとも前記バンプを加熱し、前記治具を前記ベース基板に向かって押圧することによって、前記バンプを前記ベース基板に入り込ませてもよい。

【 0 0 1 7 】

(7) この半導体装置の製造方法において、

他の半導体チップを前記配線基板に搭載する工程をさらに含んでもよい。

【 0 0 1 8 】

(8) 本発明に係る半導体装置は、上記製造方法によって製造されてもよい。

【 0 0 1 9 】

(9) 本発明に係る半導体装置は、電極を有し、前記電極にバンプが形成されてなる半導体チップと、

前記半導体チップが搭載され、前記バンプとの電氣的な接続部を有する配線がベース基板に形成されてなる配線基板と、

を含み、

前記バンプは、前記ベース基板に入り込んで前記配線に電氣的に接続され、

前記バンプと前記接続部とは、前記ベース基板で封止されてなる。

【 0 0 2 0 】

本発明によれば、ベース基板によって、バンプと接続部とが封止されるので、配線基板とは別に必ずしも封止用の樹脂を設ける必要がなく、装置の部品点数を減らせる。また、バンプは、ベース基板に入り込むので半導体装置を薄くすることができる。

【 0 0 2 1 】

(1 0) この半導体装置において、

前記半導体チップの面に、前記ベース基板が密着してもよい。

【 0 0 2 2 】

これによれば、ベース基板によって半導体チップに加わる応力を吸収すること

ができる。

【 0 0 2 3 】

(1 1) この半導体装置において、
前記ベース基板は、熱可塑性樹脂であってもよい。

【 0 0 2 4 】

(1 2) この半導体装置において、
前記配線基板に搭載された他の半導体チップをさらに含んでもよい。

【 0 0 2 5 】

(1 3) 本発明に係る回路基板は、上記半導体装置が搭載する。

【 0 0 2 6 】

(1 4) 本発明に係る電子機器は、上記半導体装置を有する。

【 0 0 2 7 】

【発明の実施の形態】

以下、本発明の好適な実施の形態について図面を参照して説明する。ただし、本発明は、以下の実施の形態に限定されるものではない。

【 0 0 2 8 】

(第 1 の実施の形態)

図 1 (A) ～図 1 (C) は、本発明を適用した第 1 の実施の形態に係る半導体装置の製造方法を示す図である。本実施の形態では、半導体チップ 1 0 と、配線基板 2 0 と、が使用される。

【 0 0 2 9 】

半導体チップ 1 0 の形状は、直方体（立方体を含む）であってもよく、あるいは球状であってもよい。半導体チップ 1 0 は、複数の電極 1 2 を有する。電極 1 2 は、半導体チップ 1 0 に形成された回路素子の外部電極であり、アルミニウム又は銅などで薄く平らに形成されたパッドである。電極 1 2 は、半導体チップ 1 0 のいずれか一方の面に形成されることが多い。電極 1 2 は、半導体チップ 1 0 の面で、回路素子が形成された能動領域の内側に形成されてもよく、外側に形成されてもよい。

【 0 0 3 0 】

電極 1 2 は、半導体チップ 1 0 の面で端部に形成されてもよい。電極 1 2 は、半導体チップ 1 0 の平行な 2 辺又は 4 辺に形成されてもよい。電極 1 2 の少なくとも一部を避けて半導体チップ 1 0 には、パッシベーション膜（図示しない）が形成されている。パッシベーション膜は、例えば、 SiO_2 、 SiN 、ポリイミド樹脂などで形成することができる。

【 0 0 3 1 】

各電極 1 2 には、バンプ 1 4 が設けられている。バンプ 1 4 は、金、ニッケル、銅、銀、スズなどの少なくともいずれか 1 つで形成されてもよい。バンプ 1 4 の表面はメッキされていてもよい。バンプ 1 4 は、ハンダメッキされてもよい。バンプ 1 4 の形状は特に限定されず、平らに押し潰されてもよく、突起してもよく、あるいはボール状をなしていてもよい。バンプ 1 4 の高さは特に限定されない。バンプ 1 4 は、電気メッキ又は無電解メッキで形成してもよいし、ボンディングワイヤを溶融してボール状にして形成してもよい。図示する例では、バンプ 1 4 は、1 段であるが、これとは別に複数段であってもよい。

【 0 0 3 2 】

配線基板 2 0 は、ベース基板 2 2 と、ベース基板 2 2 に形成された複数の配線 2 4 と、を含む。複数の配線 2 4 は、ベース基板 2 2 にて支持されており、例えばベース基板 2 2 の一方の面に形成されてもよい。配線基板 2 0 は、配線 2 4 が接着剤（図示しない）を介してベース基板 2 2 に形成されて 3 層基板をなしてもよく、あるいは配線 2 4 が接着剤なしでベース基板 2 2 に形成されて 2 層基板をなしてもよい。

【 0 0 3 3 】

配線 2 4 とは、少なくとも 2 点の電氣的な接続を図る部分を指し、独立して形成された複数の配線 2 4 を配線パターンと称してもよい。配線 2 4 は、銅（ Cu ）、クロム（ Cr ）、チタン（ Ti ）、ニッケル（ Ni ）、チタタンゲステン（ Ti-W ）のうちのいずれかを積層して、あるいはいずれか一層で形成してもよい。この場合、配線 2 4 は、ハンダ、スズ、金、ニッケルなどでメッキされていることが好ましい。配線 2 4 は、エッチング、メッキ処理又はスパッタなどで形成できる。例えば、銅箔を熱及び圧力によってベース基板 2 2 に貼り付け、

フォトエッチング法によって銅パターンを形成し、さらにスズ又は金などでメッキして配線 2 4 を形成してもよい。

【 0 0 3 4 】

配線 2 4 は、複数の接続部 2 6 を有する。接続部 2 6 は、半導体チップ 1 0 に電氣的に接続するための配線 2 4 の一部である。接続部 2 6 は、バンプ 1 4 に電氣的に接続される。接続部 2 6 は、ランドであってもよい。接続部 2 6 は、接続を良好にするためにハンダ等でメッキされる。

【 0 0 3 5 】

ベース基板 2 2 は、有機系の材料で形成されることが好ましい。ベース基板 2 2 は、樹脂を含む材料で形成されることが好ましい。ベース基板 2 2 は、熱可塑性樹脂であってもよい。熱可塑性樹脂によれば、一旦配線基板 2 0 として加工した後に再度加工することが容易である。あるいは、ベース基板 2 2 は、熱硬化性樹脂であってもよい。熱硬化性樹脂であっても、例えば半硬化状態で配線 2 4 を支持させておけば、再度加工することができる。

【 0 0 3 6 】

ベース基板 2 2 は、樹脂に導電粒子（図示しない）が含まれるものであってもよい。ベース基板 2 2 は、異方性導電フィルム（ACF）であってもよい。バンプ 1 4 は、導電粒子を介在させて接続部 2 6 に電氣的に接続される。異方性導電フィルムを使用すると、導電粒子が押しつぶされる方向にのみ電氣的に導通し、それ以外の方向には導通しない。したがって、複数の配線 2 4 を異方性導電フィルムで支持しても、各配線 2 4 同士の間では電氣的に導通しない。

【 0 0 3 7 】

ベース基板 2 2 の材料として、液晶ポリマー（LCP）を使用してもよい。液晶ポリマーは、熔融時に液晶状態を示すものである。他のポリマーと比べて、温度や湿度による寸法変化が小さい特徴を有する。

【 0 0 3 8 】

例えば、配線基板 2 0 として、液晶ポリマーフィルム B I A C（登録商標）に銅箔（配線 2 4）が形成されたフレキシブル銅張積層板を使用してもよい。これによれば、吸水率が低く、高湿度の環境下においても高寸法安定性を保つことが

できる。さらに、熱線膨張係数が銅箔（配線 24）とほぼ同じ値に設定されているため、温度変化による反りの発生をなくせる。

【0039】

図 1（A）に示すように、半導体チップ 10 を、ベース基板 20 に対向させる。図示するように、一方の面に配線 24 を有する配線基板 20 を使用する場合には、配線基板 20 の他方の面側に半導体チップ 10 を対向させる。半導体チップ 10 は、電極 12 が形成された面を配線基板 20 に向ける。半導体チップ 10 は、いわゆるフェースダウン実装する。

【0040】

半導体チップ 10 の各バンプ 14 を、配線 24 の各接続部 26 に位置合わせする。例えば、配線基板 20 を図示しないステージに載せて、半導体チップ 10 を治具 30 で保持して位置合わせしてもよい。治具 30 は、半導体チップ 10 の電極 12 が形成された側とは反対の面を吸着して保持してもよい。図示する例では、治具 30 は、熱源からの熱が供給されるヒータ 32 を内部に有する。

【0041】

次に、図 1（B）に示すように、ベース基板 22 を溶かしながら半導体チップ 10 のバンプ 14 をベース基板 22 に押し込む。言い換えれば、半導体チップ 10 のバンプ 14 をベース基板 22 に押し込みながら、ベース基板 22 を溶かす。

【0042】

ベース基板 22 の溶融には、ベース基板 22 が溶けるメカニズムに応じたエネルギーを加えればよい。エネルギーは、放射線（可視光、紫外線、電子線、X線などを含む）や熱などであってもよい。図示する例では、熱によって、ベース基板 20 を溶かしている。この場合に、治具 30 のヒータ 32 によって、ベース基板 22 を加熱して溶かしてもよい。ヒータ 32 は、半導体チップ 10 の少なくともバンプ 14 を加熱する。

【0043】

半導体チップ 10 のバンプ 14 を押し込むために、半導体チップ 10 又はベース基板 22 の少なくともいずれか一方を他方に向けて押圧する。例えば、治具 30 を半導体チップ 10 に押し当て、ベース基板 22 に向けて押圧してもよい。治

具 3 0 を使用すれば、ベース基板 2 2 を溶かすことと、半導体チップ 1 0 のバンプ 1 4 を押し込むことを同時に行うことができる。

【 0 0 4 4 】

こうして、図 1 (C) に示すように、バンプ 1 4 は、溶けたベース基板 2 2 に入り込み配線 2 4 に電氣的に接続される。これによれば、ベース基板 2 2 を溶かすことなく機械的にバンプ 1 4 をベース基板 2 2 に入り込ませた場合よりも、小さな圧力を加えるだけでバンプ 1 4 を配線 2 4 に電氣的に接続できる。さらに、ベース基板 2 2 を溶かすことで、バンプ 1 4 がベース基板 2 2 の溶けた材料を掻き分けるのでより確実に接続部 2 6 に到達する。

【 0 0 4 5 】

バンプ 1 4 と接続部 2 6 とは、ベース基板 2 2 によって封止されてもよい。詳しくは、バンプ 1 4 と接続部 2 6 との周囲に、ベース基板 2 2 の溶けた材料がそれらに密着して設けられる。ベース基板 2 2 の溶けた材料は、バンプ 1 4 と接続部 2 6 とが電氣的に接続されるときに、それらの周囲の隙間を埋めるように流動する。これによれば、電氣的ショートを防ぎ、装置の耐湿性向上にもつながる。

【 0 0 4 6 】

また、半導体チップ 1 0 の面は、ベース基板 2 2 で密着されてもよい。すなわち、半導体チップ 1 0 がベース基板 2 2 に押し込まれて、ベース基板 2 2 の溶けた材料が半導体チップ 1 0 の面に密着してもよい。図示する例では、半導体チップ 1 0 は、電極 1 2 が形成された面においてベース基板 2 2 に密着する。なお、半導体チップ 1 0 は、ベース基板 2 2 に一部において埋められてもよく、埋められていなくてもよい。

【 0 0 4 7 】

これによれば、半導体チップ 1 0 と配線 2 6 との間を、樹脂などのベース基板 2 2 の材料で隙間なく充填させた状態にすることができる。したがって、各バンプ 1 4 (又は配線 2 4 の各接続部 2 6) に集中する応力を、ベース基板 2 2 によって半導体チップ 1 0 の面全体に分散させることができる。つまり、半導体チップ 1 0 に加えられる応力を、ベース基板 2 2 によって吸収することができる。

【 0 0 4 8 】

なお、ベース基板 2 2 の厚さは、半導体チップ 1 0 の電極 1 2 を有する面からバンプ 1 4 の突出する厚さよりも厚くてもよい。これによって、半導体チップ 1 0 の一部をベース基板 2 2 に埋めて、半導体チップ 1 0 とベース基板 2 2 とを密着しやすくなる。

【 0 0 4 9 】

本実施の形態に係る半導体装置について説明する。なお、以下の説明では、製造方法において説明した内容と重複する記載は省略する。

【 0 0 5 0 】

図 1 (C) に示すように、半導体装置 1 は、複数の電極 1 2 を有し各電極 1 2 にバンプ 1 4 が形成された半導体チップ 1 0 と、バンプ 1 4 との電氣的な接続部 2 6 を有する複数の配線 2 4 がベース基板 2 2 に形成された配線基板 2 0 と、を含む。図示する例では、ベース基板 2 2 の一方の面に配線 2 4 が形成されている。言い換えると、配線基板 2 0 は、ベース基板 2 2 側の面と、配線 2 4 側の面と、を有する。

【 0 0 5 1 】

図示する例では、半導体チップ 1 0 は、配線基板 2 0 のベース基板 2 2 側の面に搭載されている。そして、バンプ 1 4 は、ベース基板 2 2 に入り込んで配線 2 4 に電氣的に接続される。バンプ 1 4 は、ベース基板 2 2 の半導体チップ 1 0 が設けられた面とは反対側で接続部 2 6 と接続されている。すなわち、バンプ 1 4 は、ベース基板 2 2 を貫通している。半導体チップ 1 0 は、配線 2 4 に、いわゆるフェースダウン実装されている。

【 0 0 5 2 】

バンプ 1 4 と接続部 2 6 とは、ベース基板 2 2 で封止されている。すなわち、両者にベース基板 2 2 の固化された材料が密着している。また、ベース基板 2 2 は、半導体チップ 1 0 の電極 1 2 を有する面に密着していてもよい。図示する例では、ベース基板 2 2 の面は、半導体チップ 1 0 の設けられた外側で平らになっているが、これとは別に半導体チップ 1 0 の端部の少なくとも一部を覆うように盛り上がっていてもよい。

【 0 0 5 3 】

これによれば、ベース基板 2 2 によって、バンプ 1 4 と接続部 2 6 とが封止されるので、配線基板 2 0 とは別に必ずしも封止用の樹脂を設ける必要がなく、装置の部品点数を減らせる。また、バンプ 1 4 は、ベース基板 2 2 に入り込むので半導体装置を薄くすることができる。

【 0 0 5 4 】

なお、本実施の形態に係る半導体装置のパッケージ形態は、BGA (Ball Grid Array)、CSP (Chip Size/Scale Package) と称してもよい。また、配線基板 2 0 として、COF (Chip On Flex/Film) 用基板やCOB (Chip On Board) 用基板を使用してもよい。

【 0 0 5 5 】

(第 2 の実施の形態)

図 2 及び図 3 は、本発明を適用した第 2 の実施の形態に係る半導体装置を示す図である。本実施の形態では、上述の半導体チップの実装形態をマルチチップモジュールの形態に適用した半導体装置及びその製造方法の一例について説明する。なお、以下の説明では、第 1 の実施の形態で説明した内容を可能な限り適用することができる。

【 0 0 5 6 】

半導体装置 2 は、第 1 及び第 2 の半導体チップ 1 0、4 0 と、配線基板 2 0 とを含む。第 1 の半導体チップ 1 0 は既に説明した通りであり、第 2 の半導体チップ 4 0 は、複数の電極 4 2 を有し、各電極 1 2 上にバンプ 4 4 が形成されている。また、図示する例では、配線基板 2 0 は、ベース基板 2 2 の一方の面に配線 2 4 が形成されている。

【 0 0 5 7 】

第 2 の半導体チップ 4 0 は、配線基板 2 0 の配線 2 4 側の面にフェースダウン実装されている。例えば図 2 に示すように、第 2 の半導体チップ 4 0 は、導電粒子 5 2 を含む異方性導電材料 5 0 を介して、配線基板 2 0 に接着されてもよい。この場合に、バンプ 4 4 は、導電粒子 5 2 を介して配線 2 4 に電氣的に接続される。

【 0 0 5 8 】

第 2 の半導体チップ 4 0 は、第 1 の半導体チップ 1 0 に対するミラーチップであってもよい。そして、各バンプ 4 4 は、第 1 の半導体チップ 1 0 の各バンプ 1 4 が電氣的に接続される接続部 2 6 に接続されてもよい。

【 0 0 5 9 】

これによれば、例えば、第 1 及び第 2 の半導体チップ 1 0、4 0 がメモリであるときに、同一配列の外部端子（図示しない）から、それぞれのメモリの同じアドレスのメモリセルに、情報の読み出し又は書き込みを行うことができる。さらに、第 1 及び第 2 の半導体チップ 1 0、4 0 において、チップセレクト端子の接続においてのみ分離しておくことで、同一外部端子配列を用いて、少なくとも 2 つ（複수에可能である）の半導体チップを別々にコントロールすることができる。

【 0 0 6 0 】

本実施の形態に係る半導体装置によれば、第 2 の半導体チップ 4 0 を配線 2 4 が形成された面に搭載できるので、簡単に両面に半導体チップ 1 0、4 0 を実装できる。さらに、第 1 の半導体チップ 1 0 は、バンプ 1 4 がベース基板 2 2 に入り込むので、半導体装置 2 を薄くすることができる。したがって、低コストかつ小型のマルチチップモジュールを提供することができる。

【 0 0 6 1 】

図 3 は、本実施の形態に係る半導体装置の製造方法を示す図である。第 1 及び第 2 の半導体チップ 1 0、4 0 は、配線基板 2 0 に別々に搭載してもよく、ほぼ同時に搭載してもよい。

【 0 0 6 2 】

第 1 及び第 2 の半導体チップ 1 0、4 0 をほぼ同時に搭載すれば、配線 2 4 の接続部 2 6 に両側から加圧できるので、配線 2 4 に余分なストレスをかけずに済む。また、同時に搭載すれば、搭載時間を短縮できるので生産性が上がる。

【 0 0 6 3 】

第 1 及び第 2 の半導体チップ 1 0、4 0 を別々に搭載する場合には、第 1 の半導体チップ 1 0 を先に搭載してもよい。こうすれば、バンプ 1 4 の接続部 2 6 との接続を確認した後に、第 2 の半導体チップ 4 0 を搭載できるので、不良の発生

を少なくすることができる。

【 0 0 6 4 】

(第 3 の実施の形態)

図 4 ～図 8 は、本発明を適用した第 3 の実施の形態に係る半導体装置を示す図である。本実施の形態では、第 1 の実施の形態で示した半導体チップの実装形態をマルチチップモジュールの形態に適用した半導体装置を示す。なお、以下の説明では、上述の実施の形態で説明した内容を可能な限り適用することができる。

【 0 0 6 5 】

(第 1 例)

図 4 は、本実施の形態に係る半導体装置の第 1 例を示す図である。半導体装置 3 は、第 1 及び第 2 の半導体チップ 1 0、6 0 と、配線基板 2 0 と、を含む。第 1 例では、第 2 の実施の形態で示した例とは、第 1 及び第 2 の半導体チップ 1 0、6 0 の外形が互いに異なる点で相違する。

【 0 0 6 6 】

第 2 の半導体チップ 6 0 は、第 1 の半導体チップ 1 0 の外形よりも大きくてもよいし、小さくてもよい。各電極 6 2 上のパンプ 6 4 は、第 1 の半導体チップ 1 0 のパンプ 1 4 と接続される接続部 2 6 とは異なる位置の接続部 2 8 で、配線 2 4 と電氣的に接続される。

【 0 0 6 7 】

図示する例では、配線基板 2 0 の外部端子は省略してある。外部端子は、図示しない回路部材（例えば液晶パネルやマザーボード）に接続される。例えば、配線基板の一部を延出し、そこから外部接続を図るようにしてもよい。すなわち、ベース基板 2 2 上に支持された配線 2 4 の一部をコネクタのリードとしてもよい。

【 0 0 6 8 】

(第 2 例)

図 5 は、本実施の形態に係る半導体装置の第 2 例を示す図である。半導体装置 4 は、第 1 及び第 2 の半導体チップ 1 0、7 0 を含み、第 2 の半導体チップ 7 0 は、樹脂 7 6 で封止されている。

【 0 0 6 9 】

第 2 の半導体チップ 7 0 は、配線基板 2 0 にフェースアップ実装されている。電極 7 2 は、ワイヤ 7 4 を介して接続部 2 8 と接続されている。樹脂 7 6 は、金型を使用してできるモールド樹脂であってもよい。なお、図示する例でも、配線基板 2 0 の外部端子は省略してある。

【 0 0 7 0 】

(第 3 例)

図 6 及び図 7 は、本実施の形態に係る半導体装置の第 3 例を示す図である。半導体装置 5 は、第 1 及び第 2 の半導体チップ 1 0、4 0 と、配線基板 2 0 と、を含む。配線基板 2 0 には、外部端子として複数のハンダボール 8 0 が設けられている。

【 0 0 7 1 】

配線基板 2 0 は、第 1 及び第 2 の半導体チップ 1 0、4 0 が搭載される領域と、複数のハンダボール 8 0 が設けられた領域と、を有する。各領域が分かれて設けられることで、製造工程時に半導体チップなどに与えるストレスを抑えることができる。各半導体チップの搭載領域は、ハンダボール 8 0 の搭載領域とほぼ同じ大きさであってもよい。こうすることで、両方の領域を重ねることができる。

【 0 0 7 2 】

なお、半導体チップが搭載される領域は、ハンダボール 8 0 が設けられる 1 つの領域に対して、2 つ以上設けられてもよい。半導体チップが搭載された各領域を複数方向から畳み込むことで、ハンダボール 8 0 が設けられた領域とほぼ同じ平面面積を有する半導体装置を製造することができる。

【 0 0 7 3 】

ハンダボール 8 0 は、図示するように配線基板 2 0 におけるベース基板 2 2 側に突出してもよく、あるいは配線基板 2 0 における配線 2 2 側に突出してもよい。ベース基板 2 2 側に突出する場合には、ハンダボール 8 0 はベース基板 2 2 の貫通孔 2 3 を介して突出する。貫通孔 2 3 は、配線 2 4 と重なる部分に形成されている。ハンダボール 8 0 は、予め形成されたハンダを配線 2 4 の一部であるランド 2 5 に設けて、リフロー工程を経て形成することができる。

【 0 0 7 4 】

あるいは、積極的にボールを設けずに、回路部材にハンダを塗布することで結果的にハンダボール 8 0 を設けてもよい。また、ハンダボール 8 0 が設けられた領域にも半導体チップ（図示しない）が搭載されてもよい。

【 0 0 7 5 】

図 7 に示す半導体装置 6 は、半導体装置 5 を屈曲したものである。詳しくは、各半導体チップ 1 0、4 0 が搭載された領域を、ハンダボール 8 0 が設けられた領域に、該ハンダボール 8 0 が外側に突出するようにして重ねられている。これによって、小型かつ高密度の半導体装置を提供できる。

【 0 0 7 6 】

(第 4 例)

図 8 は、本実施の形態に係る半導体装置の第 4 例を示す図である。半導体装置 7 は、配線 2 4 の一部が屈曲部 9 0 となって複数の外部端子を構成している。

【 0 0 7 7 】

屈曲部 9 0 は、ベース基板 2 2 の面から突出している。詳しくは、配線 2 4 は、ベース基板 2 2 から突出する方向の先端部が屈曲している。ベース基板 2 2 における屈曲部 9 0 の位置には、貫通孔 9 2 が形成されていてもよい。これにより、例えば凸部の形状を有する治具を、貫通孔 9 2 に通して凸状の屈曲部 9 0 を配線 2 4 に形成することができる。

【 0 0 7 8 】

図 8 では、屈曲部 9 0 は、配線基板 2 0 の配線 2 4 側の向きに突出しているが、貫通孔 9 2 を介してベース基板 2 2 側の向きに突出してもよい。配線 2 4 の一部を使用して外部端子を構成するので、半導体装置の部品点数を少なくすることができる。

【 0 0 7 9 】

屈曲部 9 0 は、配線 2 4 の一部（例えばランド）において中央部が突起して形成されてもよい。この場合に、屈曲部 9 0 の内側に、導電ペーストなど充填されてもよい。外部端子をハンダよりも硬い配線 2 4（例えば銅）で形成することで、装置の温度サイクル信頼性が向上する。

【0080】

なお、本例は、上述のハンダボール80を有する全ての実施の形態に、ハンダボール80に替えて適用することが可能である。

【0081】

上述のマルチチップモジュールの形態によれば、第1の半導体チップ10が配線基板20のベース基板22側に搭載されているので、配線24が形成された側で他の半導体チップ（第2の半導体チップ60、70）を様々な形態で簡単に実装することができる。しかも、半導体チップ10の bumps 14は、ベース基板22に入り込むので半導体装置をより小型化することができる。その他の効果は、上述の実施の形態で示した通りである。

【0082】

図9は、本発明を適用した実施の形態に係る回路基板を示す図である。図9に示すように、回路基板には、上述した半導体装置が電氣的に接続されている。回路基板は、例えば液晶パネル100であってもよい。半導体装置1は、テープ状半導体装置のベース基板22を、複数の配線24を囲む輪郭で打ち抜いた形状なす。

【0083】

本発明を適用した半導体装置を有する電子機器として、図10には、ノート型パーソナルコンピュータ200が示されている。図11には、携帯電話300が示されている。この携帯電話300は、本発明を適用した回路基板（液晶パネル100）も有する。

【図面の簡単な説明】

【図1】

図1（A）～図1（C）は、本発明を適用した第1の実施の形態に係る半導体装置及びその製造方法を示す図である。

【図2】

図2は、本発明を適用した第2の実施の形態に係る半導体装置を示す図である。

【図3】

図 3 は、本発明を適用した第 2 の実施の形態に係る半導体装置の製造方法を示す図である。

【図 4】

図 4 は、本発明を適用した第 3 の実施の形態に係る半導体装置の第 1 例を示す図である。

【図 5】

図 5 は、本発明を適用した第 3 の実施の形態に係る半導体装置の第 2 例を示す図である。

【図 6】

図 6 は、本発明を適用した第 3 の実施の形態に係る半導体装置の第 3 例を示す図である。

【図 7】

図 7 は、本発明を適用した第 3 の実施の形態に係る半導体装置の第 3 例を示す図である。

【図 8】

図 8 は、本発明を適用した第 3 の実施の形態に係る半導体装置の第 4 例を示す図である。

【図 9】

図 9 は、本発明を適用した実施の形態に係る半導体装置が搭載された回路基板を示す図である。

【図 1 0】

図 1 0 は、本発明を適用した実施の形態に係る半導体装置を有する電子機器を示す図である。

【図 1 1】

図 1 1 は、本発明を適用した実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

1 0 半導体チップ

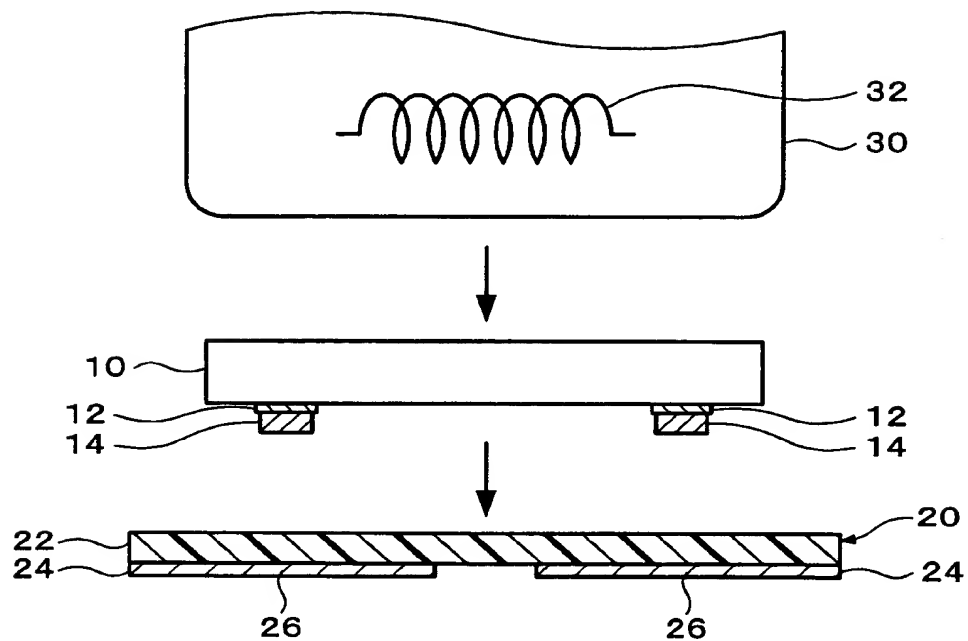
1 2 電極

- 1 4 バンプ
- 2 0 配線基板
- 2 2 ベース基板
- 2 4 配線
- 2 6 接続部
- 3 0 治具

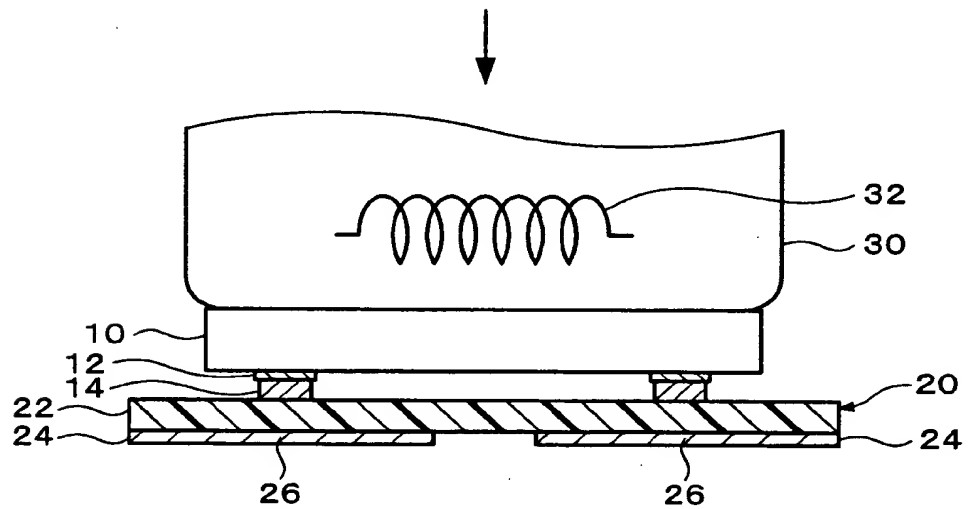
【書類名】 図面

【図 1】

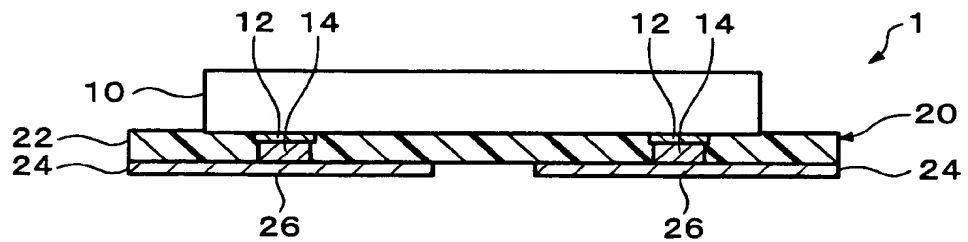
(A)



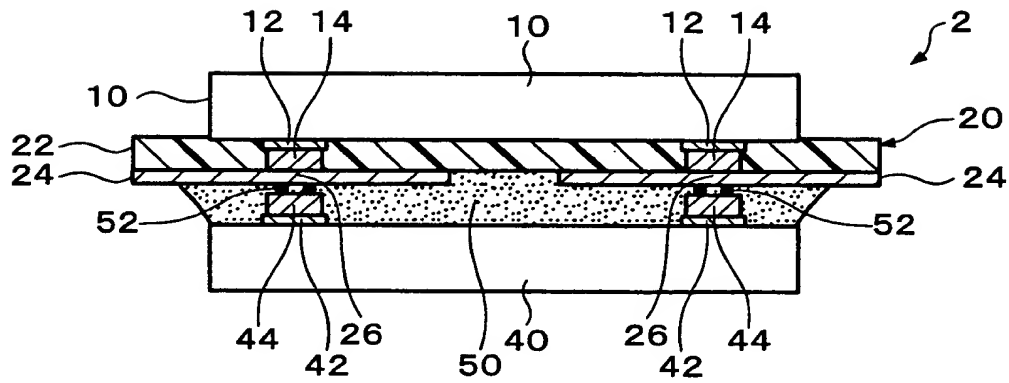
(B)



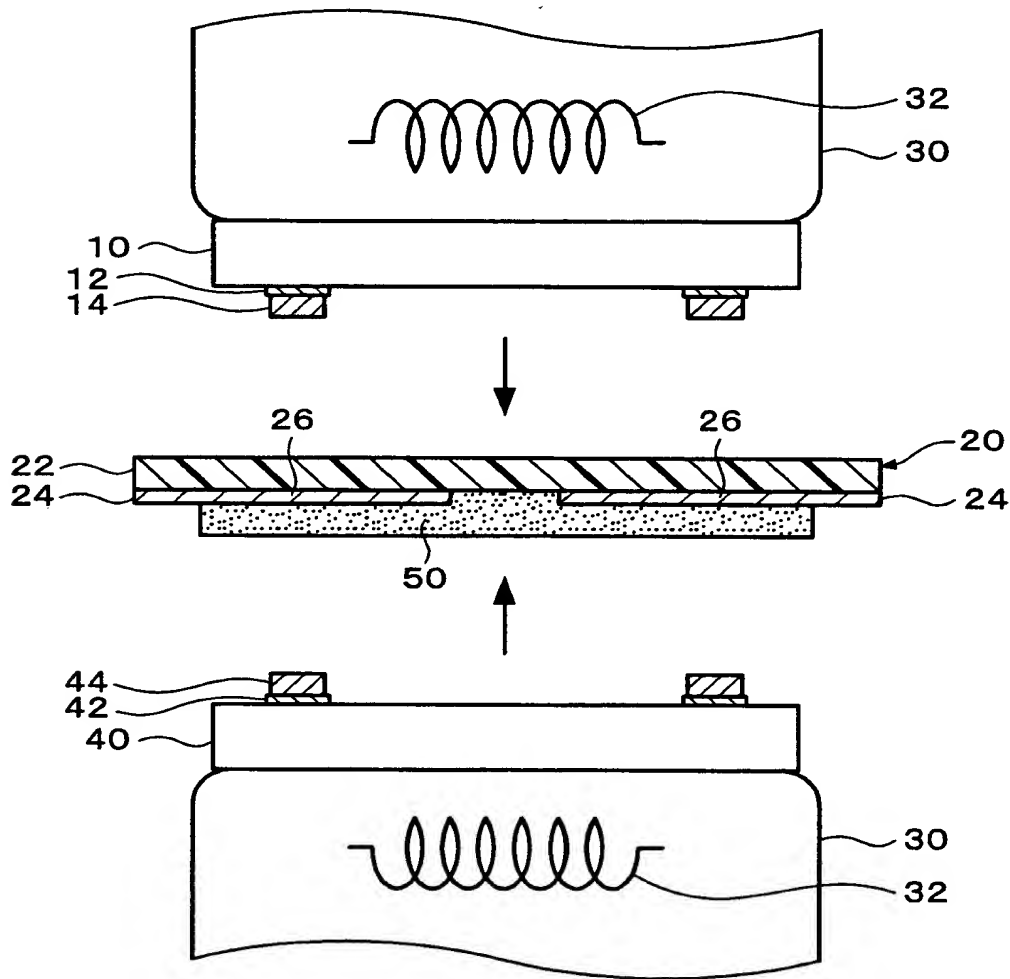
(C)



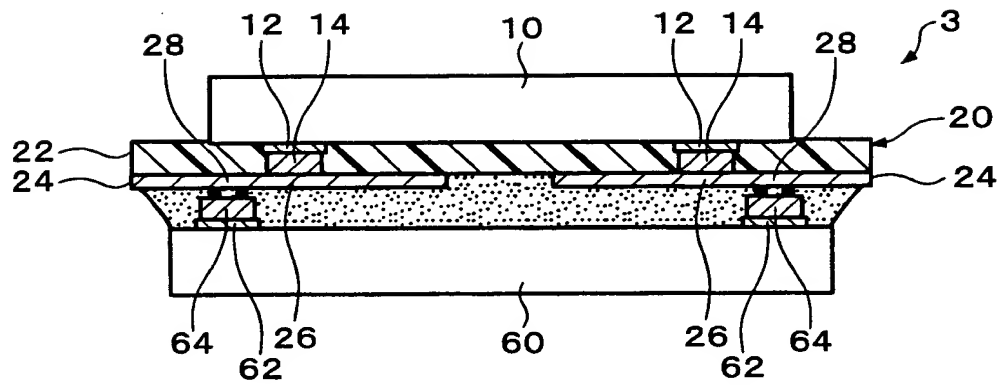
【図 2】



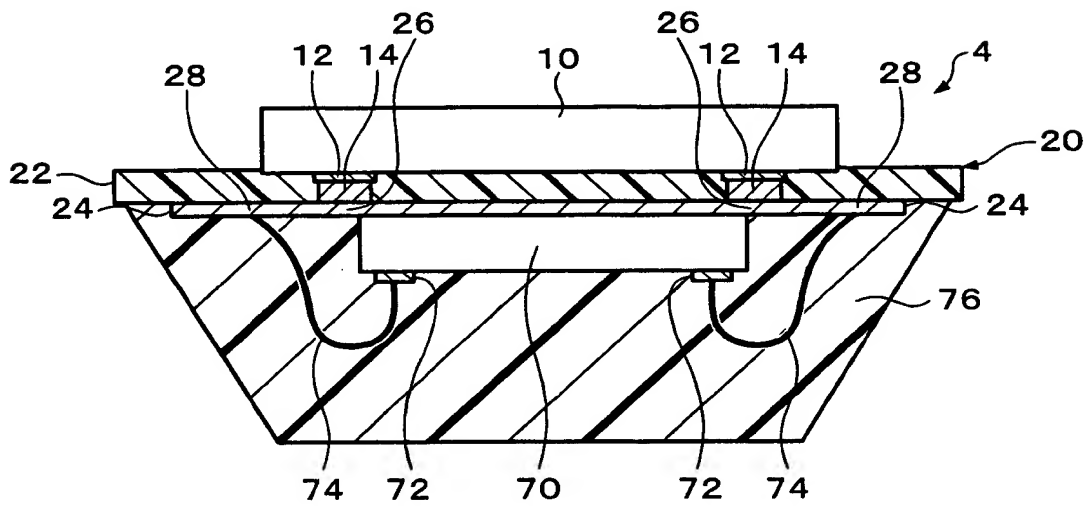
【図 3】



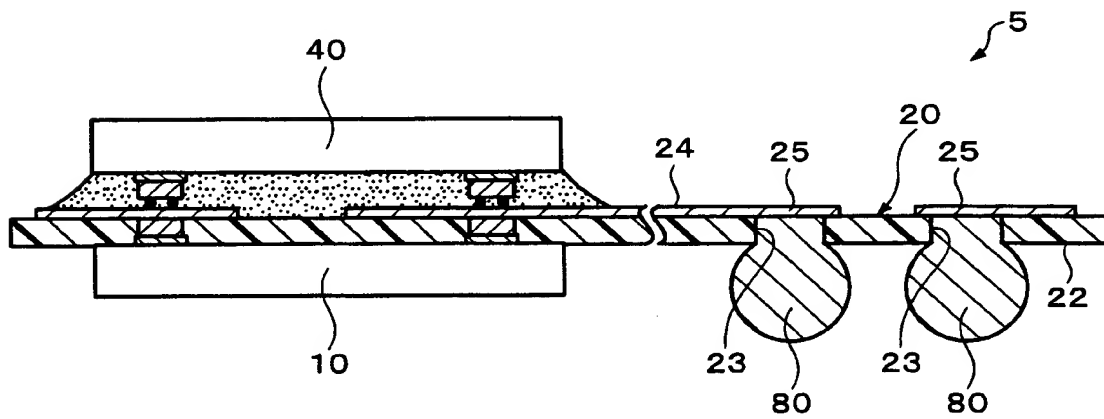
【図 4】



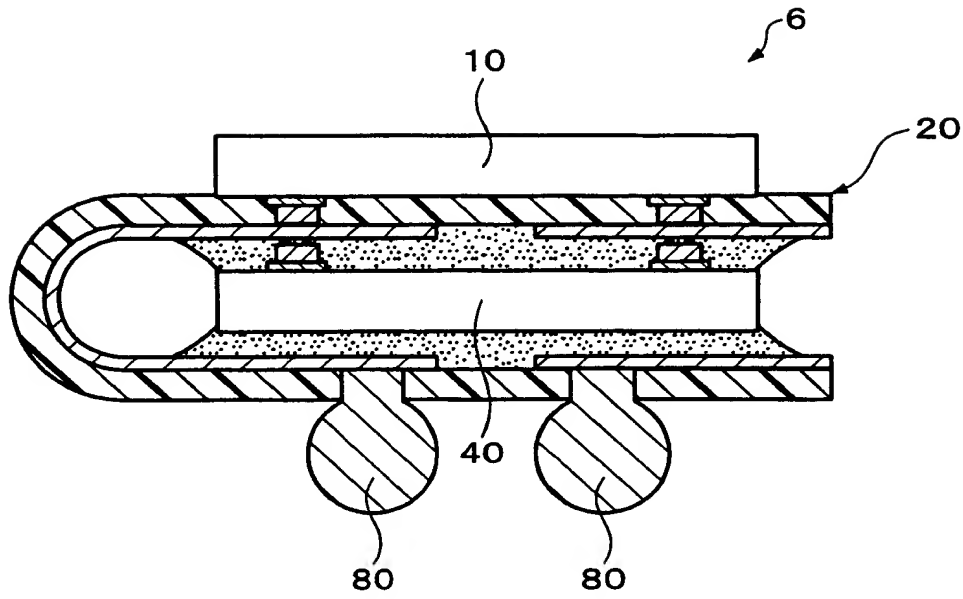
【図 5】



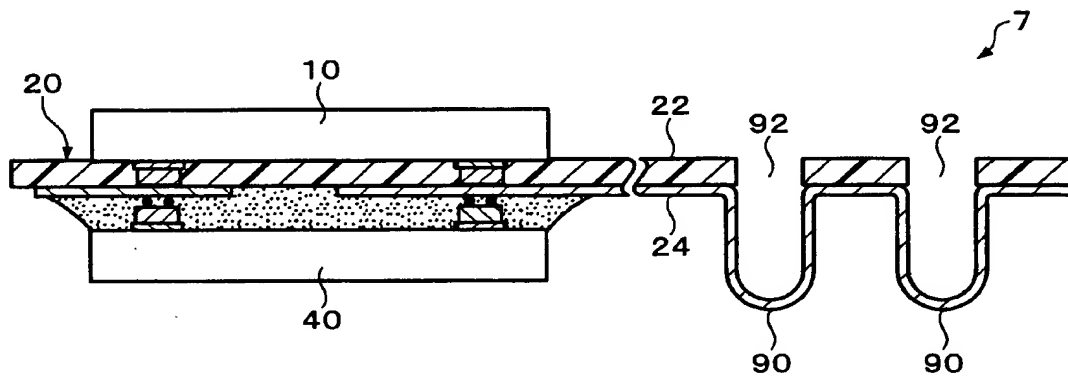
【図 6】



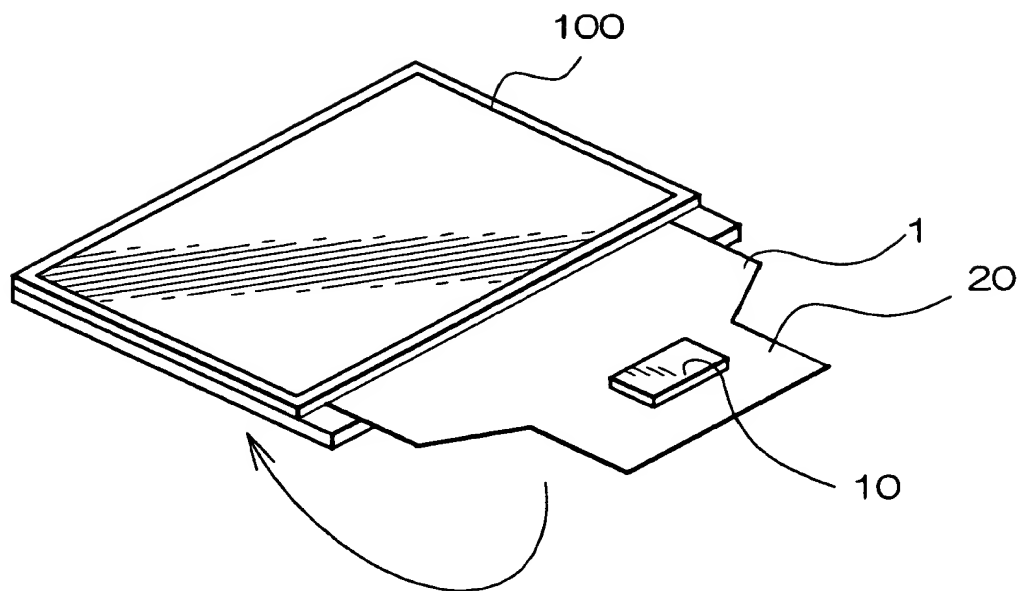
【図 7】



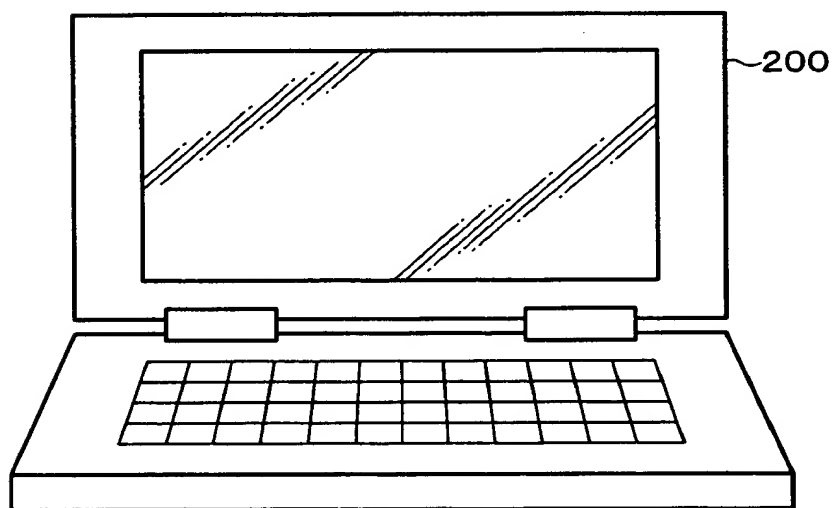
【図 8】



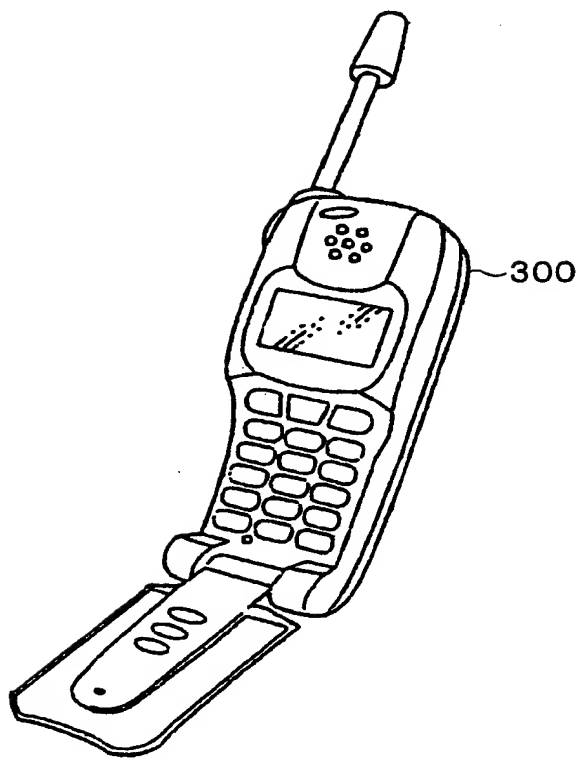
【図 9】



【図 1 0】



【図 11】



【書類名】 要約書

【要約】

【課題】 少ない工程で半導体チップを実装できる半導体装置及びその製造方法、回路基板並びに電子機器を提供することにある。

【解決手段】 配線 2 4 がベース基板 2 2 に形成されてなる配線基板 2 0 に、半導体チップ 1 0 を搭載する工程を含む半導体装置の製造方法であって、ベース基板 2 2 を溶かしながら半導体チップ 1 0 に設けられた bumps 1 4 を押し込んで、bumps 1 4 を配線 2 4 に電氣的に接続する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日
[変更理由] 新規登録
住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社